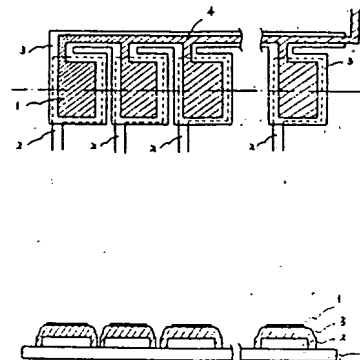


(54) SOLID-STATE IMAGE PICKUP DEVICE

(11) 62-162355 (A) (43) 18.7.1987 (19) JP
 (21) Appl. No. 61-4481 (22) 13.1.1986
 (71) SEIKO EPSON CORP (72) MASABUMI KUNII(6)
 (51) Int. Cl. H01L27/14, H04N1/028

PURPOSE: To inhibit the disconnection of upper electrodes and the generation of crack by making larger the area of lower electrodes than that of the upper electrodes.

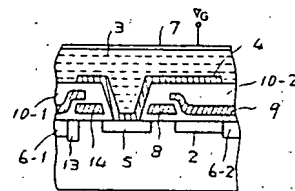
CONSTITUTION: In a solid-state image pickup device provided with upper electrodes 1 and lower electrodes 2 formed across an amorphous semiconductor layer 3 on an insulating substrate 5, the area of the electrodes 2 is formed larger than that of the electrodes 1 and also, the amorphous semiconductor layer 3 is provided under each upper electrode lead-out part 4. Thereby, the length of stepped parts of the electrodes 1 is made shorter and also, the stepped configuration of the stepped parts is relaxed, and the disconnection of the electrodes 1 and the generation of crack and so on can be inhibited.

**(54) SOLID-STATE IMAGE PICKUP DEVICE**

(11) 62-162356 (A) (43) 18.7.1987 (19) JP
 (21) Appl. No. 61-207683 (22) 5.9.1986
 (71) TOSHIBA CORP (72) NOZOMI HARADA
 (51) Int. Cl. H01L27/14, H04N5/335

PURPOSE: To prevent the deterioration in color reproducibility or to prevent signals of dark parts from not appearing by arranging an N-type drain layer arranged on a P-type Si substrate and an overflow control electrode for controlling a surface potential of the substrate between said drain layer and an N-type layer.

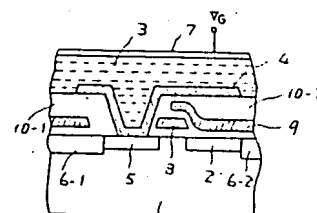
CONSTITUTION: A drain N⁺⁺ layer 13 which is adjacent to an N⁺ layer 5 and is used as an overflow drain and an overflow control electrode 14 for controlling a surface potential of a substrate 1 between said layers 13 and 5 are arranged. During a storage duration subsequent to a signal read-out duration, a transparent electrode 7 is kept at higher level than the surface potential of the layer 5 for an arbitrary duration. Then, it is kept at lower level voltage for storing the next signal charge. In the initial period of that, the potential of the electrode 14 is changed into that of high level and the potential of the layer 3 is changed into that of low level, thereby implanting the charges into the layer 5 from the layer 13 so as to determine a surface potential of the layer 5. Thus, a voltage which leaves the signal charges in the layer 5 is applied and nextly an insufficient quantity of charges is implanted from the layer 13, thereby preventing the phenomenon that the signals of dark parts of an object do not appear as outputs.

**(54) SOLID-STATE IMAGE PICKUP DEVICE**

(11) 62-162357 (A) (43) 18.7.1987 (19) JP
 (21) Appl. No. 61-207684 (22) 5.9.1986
 (71) TOSHIBA CORP (72) NOZOMI HARADA
 (51) Int. Cl. H01L27/14, H04N5/335

PURPOSE: To enable the easy automatic adjustment of sensitivity by changing a voltage to be applied to a transparent electrode with time in the structure in which an amorphous semiconductor layer is arranged on a signal read-out part made of an Si single crystal substrate.

CONSTITUTION: On a P-type semiconductor substrate 1, an N⁺ layer 2 as a signal charge transfer part of a CCD and an N⁺ layer 5 connected with an amorphous semiconductor layer 3 through a metallic electrode 4 are formed. P⁺ layers 6-1 and 6-2 are arranged adjacently to the layers 2 and 5. On the layer 3, a transparent electrode 7 is formed. The signal charges photoelectrically converted in the layer 3 are transferred to the layer 2 and are read out by applying a voltage to a read-out gate electrode 8 adjacent to the layer 5. Also, the electrode 8 and a transfer electrode are surrounded with insulating films 10-1 and 10-2. In this constitution, a voltage to be applied to the electrode 7 is changed with time. Namely, a low-voltage duration after retaining a voltage



BEST AVAILABLE COPY

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)7月18日

H 01 L 27/14
H 04 N 5/3357525-5F
U-8420-5C
Q-8420-5C

審査請求 有 発明の数 1 (全6頁)

⑮ 発明の名称 固体撮像装置

⑯ 特 願 昭61-207683

⑰ 出 願 昭55(1980)8月27日

⑱ 特 願 昭55-116945の分割

⑲ 発 明 者 原 田 望 川崎市幸区小向東芝町1 株式会社東芝総合研究所内
⑳ 出 願 人 株 式 会 社 東 芝 川崎市幸区堀川町72番地
㉑ 代 理 人 弁理士 則近 憲佑 外1名

明 細 書

たことを特徴とする固体撮像装置。

1. 発明の名称

固体撮像装置

2. 特許請求の範囲

P型シリコン基板と、この基板に設けられた一対のN型層と、このN型層間上に絶縁膜を介して設けられたゲート電極と、このゲート電極と絶縁膜を介して離間し且つ前記N型層の一方のN型層上に絶縁膜を介して設けられた転送電極と、前記ゲート電極直下以外のP型シリコン基板内に前記N型層と離間して設けられたP⁺型層と、前記N型層の他方のN型層側のP⁺型層に隣接して設けられたN型ドレイン層と、このN型ドレイン層と他方のN型層間上に絶縁膜を介して設けられた制御電極と、前記他方のN型層上に直接若しくは電気的に接触し且つ前記ゲート電極及び転送電極上に絶縁膜を介して設けられたアモルファスシリコンからなる光電変換層と、この光電変換層と前記他方のN型層間に設けられた電極層と、前記光電変換層上に設けられた光を透過する透明電極とを備え

3. 発明の詳細な説明

本発明は固体撮像装置に関する。固体撮像装置において光電変換を従来のシリコン(Si)単結晶基板で行うのではなくアモルファス半導体層で行うものが知られている。そしてこれは信号読出し部に従来のSi単結晶基板を用いている。このSi単結晶基板による信号読出し部上に前記アモルファス半導体層があるため2階建センサと呼び従来のSi単結晶基板のみによる固体撮像装置とは分けられる。本発明はこの2階建センサと称される固体撮像装置に係るもので、自動感度調整を行えるようにした固体撮像装置に関する。

第1図は本発明者が先に提案した自動感度調整方法を説明するためのものである。ここでは読出し部にCCD(Charge Coupled Device)を用いた装置を用いて説明を行う。例えば第1図(a)に示されるようにP型半導体基板(1)上にCCDの信号電荷転送部である第1のN⁺層(2)とアモルファス半導体層(3)と金属電極(4)で接続された第2のN⁺層(5)

がある。そして前記第1のN⁺層(2)と第2のN⁺層(3)に隣接してチャンネルストップであるP層(6-1, 6-2)がある。又、前記アモルファス半導体層(3)上に透明電極(7)がある。そして前記アモルファス半導体層(3)で光電変換された信号電荷(電子)は、第2のN⁺層(3)に隣接した読出しゲート電極(8)に電圧を印加することによって前記第1のN⁺層(2)に転送させて読出す。ここで第1のN⁺層(2)上にはCCDの転送電極(9)がある。そして前記読出しゲート電極(8)と転送電極(9)の間隙は酸化膜による絶縁膜(10-1, 10-2)が存在している。そしてこの透明電極(7)に印加されている電圧を V_0 として、前記第2のN⁺層(3)表面電位を V_N とする。前記金属電極(4)と透明電極(7)ではさまれたアモルファス半導体層(3)は1つのダイオードと等価的に記述することができる。そして、このアモルファス半導体層(3)の両端に同図(b)に示すように V_0 と V_N が印加されている。第1図(a)において読出しゲート電極(8)に電圧を印加して信号電荷を読出した直後の V_N を V_{No} とする。

ス状態となり信号電荷のCCDへの転送が確実に行なわれる。

以上説明したようにこの方式によれば、透明電極に印加する電圧を時間的に変化することによって容易に自動感度調整を行うことができる。

しかしながらこの方式においても改善すべき駆動上の問題がある。それは前述したように信号読出し期間に続いて前記透明電極(7)に印加する電圧を前記 V_{No} に正確に設定しなければならないことである。該 V_{No} は前述したごとく読出しゲート電極(8)に電圧を印加して信号電荷を読出した直後の前記第2のN⁺層(3)の表面電位である。より正確に言えばこの透明電極に印加する電圧 V_{No} は前記アモルファス半導体層(3)に発生した信号電荷が蓄積されなくかつ前記第2のN⁺層(3)から電荷(電子)の第1のN⁺層(2)への流れ出しが発生しない印加電圧である。従ってこの電位 V_{No} は自動的そして瞬時に求められるものでなく、この V_{No} に近づく動作の後に求められる。ここで透明電極(7)に印加する電圧を V_{No} より低レベル電圧にした場合はこ

こで同図(c)に示すように透明電極(7)に印加する電圧 V_0 を時間的に変化させる。即ち信号電荷を読出すための信号読出し期間と信号電荷を蓄積するための蓄積期間より1周期を構成する撮像動作において前記信号読出し期間に連続した任意の期間、 V_0 を前記 V_{No} に保持せしめ、その残りの期間前記 V_{No} より低電圧 V_L にする。そしてこの低電圧期間 T_L を入射光量に応じて変化せしめることによって自動感度調整を行う。ここにおいては V_L は同図(a)においてアモルファス半導体層(3)及び前記第2のN⁺層によるダイオード容量に蓄積された信号電荷が前記CCDの第1のN⁺層(2)にオーバーフローしない電圧である。以上説明したように蓄積期間の内 V_{No} 保持期間においては前記アモルファス半導体層(3)によるダイオードに電圧が印加されていないため信号電荷の蓄積が行なわれない。そして低電圧 V_L 保持期間においてのみ信号電圧蓄積を行うことができる。又、信号電荷読出期間には V_0 を負電圧にすることによって確実に前記アモルファス半導体層(3)によるダイオードが逆バイア

スの低レベル電圧期間においてもその蓄積し得る信号電荷量は少ないにしても、実際には信号電荷を蓄積し得るため何らかの問題を発生する。すなわちこの方式を用いた固体撮像装置を白黒カメラとして用いる場合はほとんど実用上の問題はないが、例えばカラーカメラに用いる場合信号量の少ない被写体の場所の色再現性に問題が生じる。このことは信号そのものが得られない訳でないので致命的な欠点ではないが、一番問題となるのは前記 V_{No} より透明電極(7)に印加する電圧を高いレベル電圧にした場合、撮像被写体の中の暗い部分の信号が出力として得られない場合があることである。

第2図を用いてこの現象について説明する。同図(a)は第1図(a)に示した固体撮像装置の1セル部分の断面構造図である。同図(b), (c), (d), (e)はこのセル構造において前記の透明電極(7)に V_{No} より高レベル電圧が印加された際の駆動電圧波形による信号電荷蓄積の時間的変化を説明するための半導体基板(1)表面での電位分布図である。

(b)は信号電荷読出し期間後透明電極(7)に V_{No}

より高レベル電圧が印加されている際の電位分布を示している。ここで点線で示したものは前記第2の N^+ 層(5)部の信号電荷読出し動作終了後の電位であり、その値は V_{No} である。ここで前述したごとく透明電極(7)に V_{No} より高レベル電圧を印加することによって前記第2の N^+ 層(5)にある電荷(電子)の透明電極(7)への流出が発生し、該第2の N^+ 層(5)の表面電位は前記 V_{No} より高レベルに設定される。そしてこの高レベル電圧保持期間においては前記アモルファス半導体層(3)で発生した信号電荷(電子)は透明電極(7)側へ流出し信号電荷蓄積は行なわれない。次に透明電極(7)に信号電荷を蓄積するための電圧 V_I を印加すると信号電荷が蓄積される。この V_I 保持期間においては、同図(c)に示すようにアモルファス半導体層(3)内で光照射により発生した信号電荷が層内を走行して金属電極(4)に到達し、前記第2の N^+ 層(5)の電位を低下させる。そして、次の信号電荷を読出すために前記読出しゲート電極(6)に電圧を印加して信号電荷のCCDの第1の N^+ 層(1)への転送を行う場合の電位分

固体撮像装置においてオーバフロードレインとして用いられているドレイン N^+ 層(13)と該ドレイン N^+ 層(13)と前記 N^+ 層(5)間の半導体基板(1)表面電位を制御するためのオーバフロー制御電極(14)が設けられているところである。そして同図(b)に透明電極(7)に印加する電圧 V_0 、オーバフロー制御電極(14)に印加する電圧 ϕ_{OPD} 、オーバフロードレイン(13)に印加する電圧 ϕ_{OPD} の電圧波形を示す。これに示すように信号読出し期間に続いて蓄積期間において透明電極(7)は前記 V_{No} より高レベルに任意の期間保持する。そして次の信号電荷を蓄積するため V_{No} より低レベルの電圧 V_I に保持する。この V_I 電圧の保持期間の初期において ϕ_{OPD} を V_B から高レベル電圧 V_C に変化せしめ、そして ϕ_{OPD} を V_0 からより低レベル電圧 V_B に変化せしめることによって電荷(電子)をオーバフロードレイン(13)より前記第2の N^+ 層(5)へ注入して、この第2の N^+ 層(5)の表面電位を ϕ_{OPD} の電圧 V_C で設定せしめる。そして、オーバフロー制御電極(14)に印加する電圧 V_C は同図(a)の読出しゲート

電極(6)下の半導体基板(1)表面電位は V_{No} であり、そのためこの読出しゲート電極(6)に印加された電圧により決められた電位 V_{No} より電位的に低い電位を持った信号電荷(11)はCCDの第1の N^+ 層(1)へ転送されるが、それ以上の電位を持った信号電荷(12)は転送されなく同図(e)に示すように第2の N^+ 層(5)に残存してしまう。

本発明は上記の点を鑑みなされたものである。即ち本発明は前述した信号電荷読出し期間に続いて前記透明電極(7)に印加すべき電圧が正確に行なわれないために発生する例えばカラー撮像における色再現性の劣化又は撮像被写体の暗い部分の信号が出力として現われないごとき問題を防止し、かつ感度調整を行う固体撮像装置を提供することを目的とする。

第3図を用いて本発明の一実施例を説明する。

同図(a)は本発明を説明するための固体撮像装置の1セルの断面構造説明図である。第1図(a)と異なるところは第2の N^+ 層(5)に隣接して従来の

電極(6)に、同図(c)で示すように読出し期間に印加される高レベル電圧と同じ値である。このように第2図で説明した信号電荷が第2の N^+ 層(5)に残存せしめる電圧を印加し、次にオーバフロードレイン(13)より不足電荷量を注入せしめることによって前述したような撮像被写体の暗い部分の信号が出力として現われない問題を防止することができる。ここにおいて読出しゲート電極(6)とオーバフロー制御電極(14)下は共に半導体基板(1)表面であり、そして非常に近く位置した場合であるため、両者の印加電圧に対する表面電位は非常に近く、従来のような第2の N^+ 層の電位設定による不具合を大幅に改善することができる。

第4図を用いてこの動作説明を行う。同図(a)は第3図(a)と同じ固体撮像装置の1セル断面構造であり、同図(b)、(c)、(d)、(e)はこの断面構造における半導体基板(1)表面部の電位分布の時間変化を示す。同図(b)は信号読出し期間に続いて透明電極(7)に V_{No} より高レベル電圧 V_A を印加しているときの電位分布を示す。この場合第2の N^+ 層

図の電荷は一部透明電極側に流れ出て、その第2のN⁺層の電位は前記V_{No}より高くなっている。そして、次にV_oを信号電荷を蓄積するための電圧V_Iに保持したその初期においてφ_{OPD}をV_AからV_Cへ、そしてφ_{OPD}をV_DからV_Bへ変化せしめたときの電位分布を同図(c)に示す。ここにおいてはオーバーフローレイン(13)から第2のN⁺層へ電荷(16)の注入を起し、次にφ_{OPD}を元の電圧V_oに戻すことによって同図(d)に示すようにオーバーフロー制御電極(14)に印加した電圧V_Cにより決められる電位V_{No}が障壁となり、これにより決められる電荷(15)が第2のN⁺層に残存することによって該第2のN⁺層の電位はV_{No}に固定される。そして、次に同図(e)に示すようにオーバーフロー制御電極の電圧φ_{OPD}がV_oに戻ることによって信号電荷の蓄積が行なわれる。これによって、従来の方法より更に確実に前記第2のN⁺層の電位設定を行うことができる。

第5図を用いて本発明のその他の一実施例を説明する。これは第3図、第4図を用いて説明した

V_{No}によって決められる荷量(15)に更に電荷(17)が加わったものが前記第2のN⁺層に残存される。この方式によれば前述したような撮像被写体の暗い部分の信号が出力として現われないとき現象は発生せず、そして本方式によれば各セルが一定量の電荷(17)に加えて信号電荷の蓄積が行なわれるため信号量の少ない被写体の場所の色再現性が悪い問題も発生しない。

以上説明したごとく、本発明は従来の固体撮像装置で問題となる例えばカラー撮像における色再現性の劣化又は撮像被写体の暗い部分が出力として現われないとき現象を防止することができる。

なお実施例では透明電極に階段状の電圧を印加したものについて述べたが、従来例と同様パルス又は正弦波電圧を印加してもよく、そして蓄積期間において信号電荷を蓄積するためのV_I保持期間、例えば階段状又は時間的に連続的に変化する電圧を印加して感度調整及び光電変換特性の2つの制御を同時に行うようにしてもよい。

本発明の一方法より更に望ましい方法を提供するものである。即ち、第3図、第4図における方式によれば近接した2つの電極、オーバーフロー制御電極(14)と読出しゲート電極(14)に印加する電圧を同じにし、そしてオーバーフローレイン(13)より電荷注入を行うことによって感度調整を行うための蓄積期間の初期期間前記第2のN⁺層の電位が前記V_{No}より高くなったのをV_{No}に戻している。この方式は前記読出しゲート電極(14)とオーバーフロー制御電極(14)下の半導体基板(1)表面の電気的性質がほぼ同等であることを利用しており、前記第2のN⁺層の電位設定を容易にしている。しかし上記電気的性質が全く同一でない限り、これによる不具合が非常に少ないが発生する可能性がある。これに対して第5図(a)に示すごとく信号読出し期間において読出しゲート電極(14)に印加する電圧V_Cより低レベル電圧V_Hを、オーバーフロー制御電極(14)に、第3図(a)に示したV_oがV_AからV_Iに変化した初期期間印加する。これによって同図(b)に示す電位分布のごとく第3図の方式において

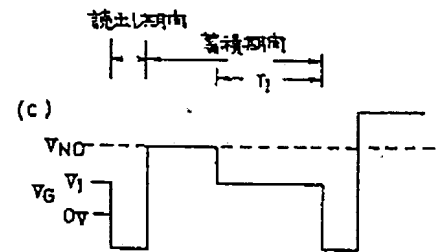
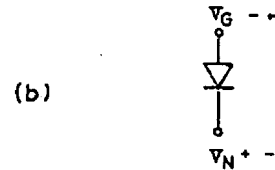
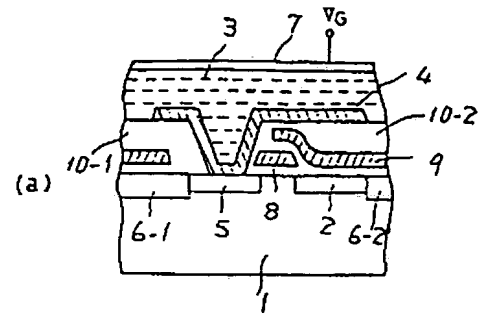
層は単層のごとくして説明したが複数層より形成されるものでも何らかまわらない。そして本発明は信号電荷読出し部としてCCDを用いて説明を行なったが、例えばBBDB(Bucket Brigade Device)であってもよい。即ち本発明は信号蓄積と読出しにより1周期を構成する“2階建センサ”に対して適用できるものでCCDにとらわれない。そして、本発明は1次元及び2次元センサ共に適用できることは言うまでもない。又、実施例としてアモルファス半導体層(1)を透明電極(1)と金属電極(1)によりはさんだ、前記アモルファス半導体層(1)の厚さ方向の特性を利用したものについて説明を行なったが、横方向性質を利用したものにも本発明が適用できることは言うまでもない。又、透明電極(1)として単一のものについて説明したが、複数により制御することも可能である。

4. 図面の簡単な説明

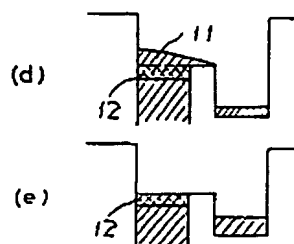
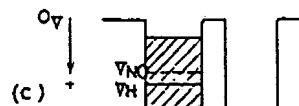
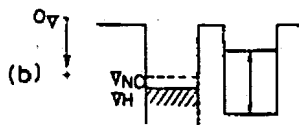
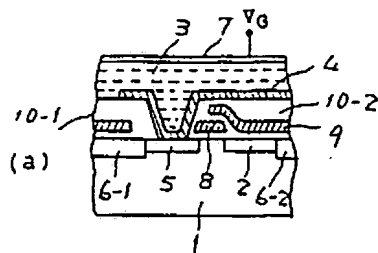
第1図、第2図は従来例を説明するための図、第3図乃至第5図は各々本発明の実施例を説明するための図である。

- 1: p型半導体基板、 2: 第1のN⁺層、
 3: アモルファス半導体層、
 4: 導体電極(第1の導体電極)、
 5: 第2のN⁺層、 6-1, 6-2: p⁺層、
 7: 透明電極(第2の導体電極)、
 8: 読出しゲート電極、 9: CCD転送電極、
 10-1, 10-2: 絶縁膜、 11, 12: 信号電荷、
 13: オーバフローレイン、
 14: オーバフロー制御電極、
 15, 16: オーバフローレインからの注入電荷。

代理人 井理士 則 近 藤 佑
 同 竹 花 喜久男

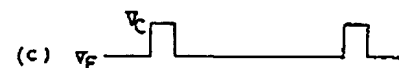
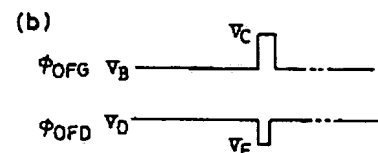
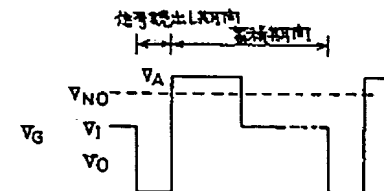
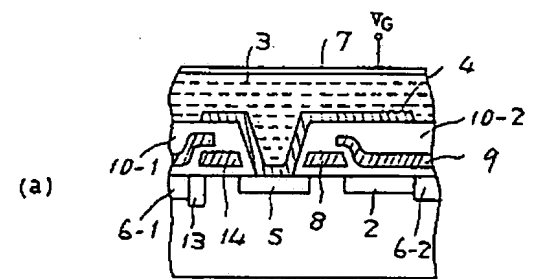


第 1 図

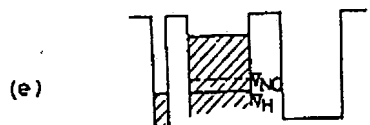
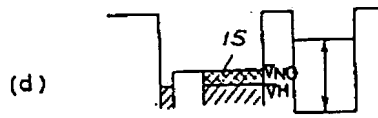
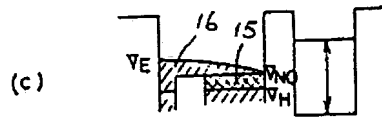
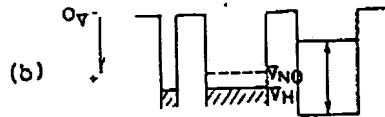
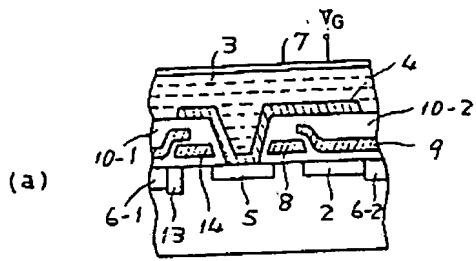


(e)

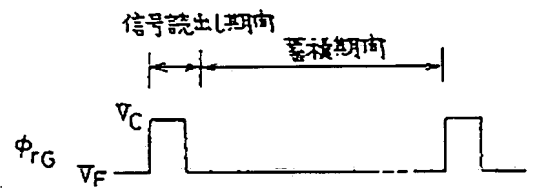
第 2 図



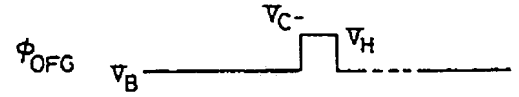
第 3 図



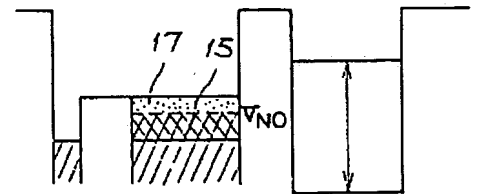
第 4 図



(a)



(b)



第 5 図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.